

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

2/5

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-291892

(43)Date of publication of application : 19.10.2001

(51)Int.Cl.

H01L 31/09

G01T 1/20

G01T 1/29

H01L 27/14

H04N 5/32

(21)Application number : 2000-102620

(71)Applicant : HAMAMATSU PHOTONICS KK

(22)Date of filing : 04.04.2000

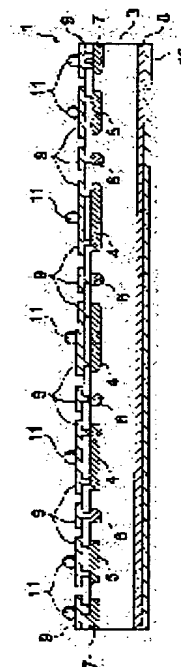
(72)Inventor : YONEDA YASUTO
AKAHORI HIROSHI
MURAMATSU MASAHARU

(54) RADIATION DETECTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a radiation detector for larger area where radiation is detected.

SOLUTION: A photodiode array 1 comprises P+ diffusion layers 4 and 5, N+ channel stop layers 6 and 7, N+ diffusion layer 8 and the like. The P+ diffusion layers 4 and 5 and the N+ channel stop layers 6 and 7 are provided on the rear surface side to the incident surface of a semiconductor board 3. The N+ channel stop layer 6 is so provided in lattice shape between adjoining P+ diffusion layers 4 and 5 as to separate them. The N+ channel stop layer 7 is so provided in frame as to be continuous to the N+ channel stop layer 6 outside the array of the P+ diffusion layer 5. The N+ channel stop layer 7 is wider than the N+ channel stop layer 6. A scintillator is optically connected to the incident surface of the semiconductor board 3.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

2/5

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-291892

(P 2 0 0 1 - 2 9 1 8 9 2 A)

(43) 公開日 平成13年10月19日(2001.10.19)

(51) Int. Cl. ⁷	識別記号	F I	テマート* (参考)
H 0 1 L 31/09		G 0 1 T 1/20	E 2G088
G 0 1 T 1/20			B 4M118
		1/29	C 5C024
1/29		H 0 4 N 5/32	5F088
H 0 1 L 27/14		H 0 1 L 31/00	A
審査請求 未請求 請求項の数 5 O L (全 7 頁) 最終頁に続く			

(21) 出願番号 特願2000-102620(P2000-102620)

(22) 出願日 平成12年4月4日(2000. 4. 4)

(71) 出願人 000236436

浜松ホトニクス株式会社
静岡県浜松市市野町1126番地の1

(72) 発明者 米田 康人

静岡県浜松市市野町1126番地の1 浜松ホ
トニクス株式会社内

(72) 発明者 赤堀 寛

静岡県浜松市市野町1126番地の1 浜松ホ
トニクス株式会社内

(74) 代理人 100088155

弁理士 長谷川 芳樹 (外2名)

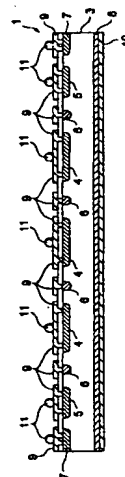
最終頁に続く

(54) 【発明の名称】 放射線検出器

(57) 【要約】

【課題】 放射線が検出可能となる部分の面積を拡大することが可能な放射線検出器を提供すること。

【解決手段】 フォトダイオードアレイ1は、P⁺拡散層4、5、N⁺チャンネルストップ層6、7、N⁺拡散層8等を含んでいる。P⁺拡散層4、5、及び、N⁺チャンネルストップ層6、7は、半導体基板3の入射面に対する裏面側に設けられている。N⁺チャンネルストップ層6は隣り合うP⁺拡散層4、5の間に設けられており、P⁺拡散層4、5を分離するように格子形状を呈している。N⁺チャンネルストップ層7はP⁺拡散層5の配列の外側にN⁺チャンネルストップ層6と連続して枠状に設けられている。N⁺チャンネルストップ層7はN⁺チャンネルストップ層6よりも幅広とされている。半導体基板3の入射面には、シンチレータが光学的に接続されている。



FP02-0316 -00W0-HP
04. 2. 24
SEARCH REPORT

【特許請求の範囲】

【請求項1】 第1導電型の半導体からなる半導体基板を有し、

前記半導体基板の第1の面側には、第2導電型の半導体からなる第2導電型の拡散層と、前記半導体基板よりも不純物濃度の高い第1導電型の半導体からなる第1導電型の拡散層と、が設けられ、

前記半導体基板の前記第1の面に対して裏面となる第2の面側には、シンチレータが光学的に接続されていることを特徴とする放射線検出器。

【請求項2】 前記半導体基板内には、前記半導体基板の前記第1の面から前記第2の面まで空乏化された完全空乏化状態において、前記半導体基板の前記第1の面から前記第2の面まで空乏化しない領域が設けられることを特徴とする請求項1に記載の放射線検出器。

【請求項3】 前記第1導電型の拡散層は、前記第2導電型の拡散層の間に設けられ、前記第2導電型の拡散層を分離するための第1の第1導電型の拡散層と、

前記第2導電型の拡散層の配列の外側に設けられ、前記第1の第1導電型の拡散層よりも幅広に形成された第2の第1導電型の拡散層と、を含んでいることを特徴とする請求項2に記載の放射線検出器。

【請求項4】 前記第2の第1導電型の拡散層に隣接する第2導電型の拡散層の幅と前記第2の第1導電型の拡散層の幅との和は、前記第2の第1導電型の拡散層に隣接しない第2導電型の拡散層の幅と前記第1の第1導電型の拡散層の幅との和と等しくなるように設定されていることを特徴とする請求項3に記載の放射線検出器。

【請求項5】 前記第2の第1導電型の拡散層は、前記半導体基板の端部に設けられていることを特徴とする請求項3又は請求項4に記載の放射線検出器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、X線等の放射線を検出する放射線検出器に関する。

【0002】

【従来の技術】 この種の放射線検出器として、たとえば特開平5-150049号公報に開示されたようなものが知られている。この特開平5-150049号公報に開示された放射線検出器は、N型シリコンウェハを有し、このシリコンウェハの表面には溝部が多数形成されており、各々の溝部の底部に位置するようP型拡散層が形成されている。そして、シリコンウェハの表面側にアルミニウムなどの金属による電極が形成され、P型拡散層の一部に電氣的に接続されている。裏面側にはアルミニウムなどの金属による電極が全面に形成される。また、溝部の各々に挿入するようにしてシンチレータが固着される。

【0003】

【発明が解決しようとする課題】 しかしながら、上述したような構成の放射線検出器にあっては、放射線の入射面側（シリコンウェハの表面側）に電極が設けられているので、この電極が設けられている部分での放射線の検出が不可能となり、放射線検出器において放射線が検出可能となる部分の面積を拡大するのには限界があった。

【0004】 本発明は上述の点に鑑みてなされたもので、放射線が検出可能となる部分の面積を拡大することが可能な放射線検出器を提供することを目的とする。

10 【0005】

【課題を解決するための手段】 本発明に係る放射線検出器は、第1導電型の半導体からなる半導体基板を有し、半導体基板の第1の面側には、第2導電型の半導体からなる第2導電型の拡散層と、半導体基板よりも不純物濃度の高い第1導電型の半導体からなる第1導電型の拡散層と、が設けられ、半導体基板の第1の面に対して裏面となる第2の面側には、シンチレータが光学的に接続されていることを特徴としている。

20 【0006】 本発明に係る放射線検出器では、半導体基板の第1の面側に、第2導電型の拡散層と、第1導電型の拡散層とが設けられ、シンチレータが半導体基板の第1の面に対して裏面となる第2の面側に光学的に接続されているので、半導体基板の第2の面側には電極が設けられることはなく、放射線が検出可能となる部分の面積を拡大することができる。

30 【0007】 また、半導体基板内には、半導体基板の第1の面から第2の面まで空乏化された完全空乏化状態において、半導体基板の第1の面から第2の面まで空乏化しない領域が設けられることが好ましい。このように、半導体基板内に、半導体基板の第1の面から第2の面まで空乏化された完全空乏化状態において、半導体基板の第1の面から第2の面まで空乏化しない領域が設けられることにより、第1導電型の拡散層を介してバイアス電圧を印加していくと第1導電型の拡散層の下方で隣り合う空乏層が繋がってしまい、第1導電型の拡散層にはバイアス電圧がそれ以上印加できなくなる。しかしながら、半導体基板内に、半導体基板の第1の面から第2の面まで空乏化された完全空乏化状態において、半導体基板の第1の面から第2の面まで空乏化しない領域が設けられることにより、第1導電型の拡散層の下方で隣り合う空乏層が繋がった後も、半導体基板の第1の面から第2の面まで空乏化しない領域を介してバイアス電圧を印加し続けることができ、半導体基板の空乏化を更に進めることができる。この結果、放射線検出器において、放射線の検出感度及び応答速度が低下するのを抑制することが可能となる。

50 【0008】 また、第1導電型の拡散層は、第2導電型の拡散層の間に設けられ、第2導電型の拡散層を分離するための第1の第1導電型の拡散層と、第2導電型の拡散層の配列の外側に設けられ、第1の第1導電型の拡散

層よりも幅広に形成された第2の第1導電型の拡散層と、を含んでいることが好ましい。このように、第1導電型の拡散層が、第2導電型の拡散層の間に設けられ、第2導電型の拡散層を分離するための第1の第1導電型の拡散層と、第2導電型の拡散層の配列の外側に設けられ、第1の第1導電型の拡散層よりも幅広に形成された第2の第1導電型の拡散層と、を含むことにより、半導体基板内に、半導体基板の第1の面から第2の面まで空乏化された完全空乏化状態において、半導体基板の第1の面から第2の面まで空乏化しない領域が設けられ得る構成を簡易且つ低コストで実現することができる。

【0009】また、第2の第1導電型の拡散層に隣接する第2導電型の拡散層の幅と第2の第1導電型の拡散層の幅との和は、第2の第1導電型の拡散層に隣接しない第2導電型の拡散層の幅と第1の第1導電型の拡散層の幅との和と等しくなるように設定されていることが好ましい。このように、第2の第1導電型の拡散層に隣接する第2導電型の拡散層の幅と第2の第1導電型の拡散層の幅との和を、第2の第1導電型の拡散層に隣接しない第2導電型の拡散層の幅と第1の第1導電型の拡散層の幅との和と等しくなるように設定することにより、第2の第1導電型の拡散層に隣接する第2導電型の拡散層を含む単位領域の幅が、第2の第1導電型の拡散層に隣接しない第2導電型の拡散層を含む単位領域の幅と等しくなる。これにより、特に第2導電型の拡散層と第1導電型の拡散層とが設けられた半導体基板を複数並設した場合において、全ての単位領域の幅が等しくなり、放射線が検出可能となる部分の面積をより一層拡大することが可能となる。

【0010】また、第2の第1導電型の拡散層は、半導体基板の端部に設けられていることが好ましい。このように、第2の第1導電型の拡散層が半導体基板の端部に設けられることにより、半導体基板の端部において、第2の第1導電型の拡散層の下方には空乏層が形成されない領域が存在することになり、空乏層が半導体基板の端部に繋がることにより発生するリーク電流の増大を抑制することができる。

【0011】

【発明の実施の形態】以下、図面を参照しながら本発明による放射線検出器の好適な実施形態について詳細に説明する。なお、各図において同一要素には同一符号を付して説明を省略する。

【0012】図1は、本発明の実施形態に係る放射線検出器を示す斜視図である。放射線検出器Rは、フォトダイオードアレイ1とシンチレータ2とを有している。シンチレータ2は、フォトダイオードアレイ1の一方の面側に光学的に接続されており、放射線がシンチレータ2に入射したときに生じるシンチレーション光がフォトダイオードアレイ1に入射するように構成されている。なお、シンチレータ2の放射線が入射する面には、A1、

Cr等を蒸着して、入射する放射線を透過し、シンチレータ2からのシンチレーション光を反射する反射膜を形成するようにしてもよい。

【0013】次に、フォトダイオードアレイ1の構成について、図2及び図3に基づいて説明する。図2は、本発明の実施形態に係る半導体エネルギー検出素子を示す平面図であり、図3は、同じく半導体エネルギー検出素子の断面構造を示す概略図である。本実施形態においては、フォトダイオードアレイ1として、フォトダイオード数が25(5×5)の完全空乏型の裏面入射型フォトダイオードアレイを用いている。

【0014】裏面入射型のフォトダイオードアレイ1は、図2及び図3に示すように、半導体基板3を備え、この半導体基板3にフォトダイオードアレイが形成されている。半導体基板3は、ウエハ厚0.3mm、比抵抗5kΩ・cmの高抵抗N型シリコン基板からなる。

【0015】フォトダイオードアレイ1は、第2導電型の拡散層としてのP⁺拡散層4、5、N⁺チャンネルストップ層6、7、N⁺拡散層8、アルミニウム等による配線9、AR(反射防止)コート層10を含んでいる。P⁺拡散層4、5、及び、N⁺チャンネルストップ層6、7は、シンチレータ2からシンチレーション光が入射する半導体基板3の入射面に対する裏面側に設けられている。N⁺拡散層8は、シンチレータ2からシンチレーション光が入射する半導体基板3の入射面側に設けられており、このN⁺拡散層8の外側にはAR(反射防止)コート層10が設けられている。N⁺拡散層8は、半導体基板3よりも不純物濃度の高い第1導電型の半導体からなり、その表面濃度は1.0×10¹⁹cm⁻³程度とされている。シンチレータ2は、P⁺拡散層4、5、及び、N⁺チャンネルストップ層6、7が設けられた半導体基板3の面(第1の面)に対する裏面(第2の面)に光学的に接続されている。

【0016】P⁺拡散層4、5は、表面濃度が1.0×10²⁰cm⁻³程度とされており、所定の間隔(本実施形態においては、500μm程度)をおいて5×5(25)個配列されている。

【0017】N⁺チャンネルストップ層6は半導体基板3よりも不純物濃度が高い第1導電型の半導体からなり、N⁺チャンネルストップ層6の表面濃度は1.0×10¹⁹cm⁻³程度とされている。また、N⁺チャンネルストップ層6は隣り合うP⁺拡散層4、5の間に設けられており、P⁺拡散層4、5を分離するように格子形状を呈している。P⁺拡散層4、5とN⁺チャンネルストップ層6との間隔は、150μm程度とされている。ここで、N⁺チャンネルストップ層6は、各請求項における第1の第1導電型の拡散層を構成している。

【0018】N⁺チャンネルストップ層7は半導体基板3よりも不純物濃度が高い第1導電型の半導体からなり、N⁺チャンネルストップ層7の表面濃度は1.0×

10^{19} cm^{-3} 程度とされている。また、N⁺チャンネルストップ層7はP⁺拡散層4、5の配列の外側にN⁺チャンネルストップ層6と連続して枠状に設けられている。P⁺拡散層5とN⁺チャンネルストップ層7との間隔は、 $300 \mu\text{m}$ 程度とされており、N⁺チャンネルストップ層7を含めたP⁺拡散層5から半導体基板3の端部までの距離は $900 \mu\text{m}$ 程度である。N⁺チャンネルストップ層6の幅は、 $200 \mu\text{m}$ 程度に設定されており、また、N⁺チャンネルストップ層7はN⁺チャンネルストップ層6よりも幅広とされており、N⁺チャンネルストップ層7の幅は、 $600 \mu\text{m}$ 程度に設定されている。ここで、N⁺チャンネルストップ層7は、各請求項における第2の第1導電型の拡散層を構成している。

【0019】N⁺チャンネルストップ層7に隣接するP⁺拡散層5は、N⁺チャンネルストップ層7に隣接しないP⁺拡散層4に比して、その幅が短く設定されており、N⁺チャンネルストップ層7に隣接するP⁺拡散層5の幅とN⁺チャンネルストップ層7の幅との和は、N⁺チャンネルストップ層7に隣接しないP⁺拡散層4の幅とN⁺チャンネルストップ層6の幅との和と等しくなるように設定されている。これにより、P⁺拡散層5の面積はP⁺拡散層4の面積よりも小さくなるものの、P⁺拡散層5を含むフォトダイオード単位セル（単位領域）の幅はP⁺拡散層4を含むフォトダイオード単位セル（単位領域）の幅と等しくなり、フォトダイオードアレイ1におけるフォトダイオード単位セル（単位領域）の面積は全て等しくなる。

【0020】P⁺拡散層4、5、及び、N⁺チャンネルストップ層6、7の夫々に電氣的に接続された各配線9上には、バンプ11が形成されており、P⁺拡散層4、5、及び、N⁺チャンネルストップ層6、7の電氣的接続は、半導体基板3の入射面に対する裏面側においてなされる。バンプ11は、出力読み出し回路（図示せず）とフリップチップボンディングによって接続される。

【0021】次に、上述した構成のフォトダイオードアレイ1の動作について、図4及び図5に基づいて説明する。図4及び図5は、図3と同様に、本発明の実施形態に係る半導体エネルギー検出素子の断面構造を示す概略図である。

【0022】まず、フォトダイオードアレイ1をN⁺チャンネルストップ層6、7に正のバイアス電圧を印加して使用する場合、半導体基板3にはバイアス電圧の大きさに応じた空乏層12が形成される。フォトダイオードアレイ1においてN⁺チャンネルストップ層6、7を介してバイアス電圧を印加していくと、完全空乏化の途中の 100 V 程度印加した状態で、図4に示されるように、N⁺チャンネルストップ層6の下方で隣り合う空乏層12同士が繋がってしまい、N⁺チャンネルストップ層6には上述した 100 V 程度以上のバイアス電圧が印加できない状態となる。なお、半導体基板3と同じ比抵

抗 $5 \text{ k}\Omega \cdot \text{cm}$ の高抵抗N型シリコン基板を用いたPIN型フォトダイオードにおいては、通常 $110 \text{ V} \sim 120 \text{ V}$ 程度のバイアス電圧を印加することにより、完全空乏化が達成される。

【0023】しかしながら、N⁺チャンネルストップ層6よりも幅広のN⁺チャンネルストップ層7がP⁺拡散層4、5の配列の外側にN⁺チャンネルストップ層6と連続して設けられているので、N⁺チャンネルストップ層7の下方には半導体基板3の入射面側までの間において、空乏化しない領域として空乏層12が形成されない領域13が存在する。したがって、N⁺チャンネルストップ層7の下方には半導体基板3の入射面側までの間において空乏層12が形成されていない領域13が設けられるので、N⁺チャンネルストップ層6の下方で隣り合う空乏層12同士が繋がった後も、N⁺チャンネルストップ層7を介してN⁺拡散層8にバイアス電圧を印加することができるため、半導体基板3内における空乏化を更に進めることができる。

【0024】空乏層12がN⁺拡散層8にまで達した後にも更にバイアス電圧を印加し続けることにより、N⁺チャンネルストップ層6の下方の不感領域（空乏層12）を低減若しくは無くすることが可能であり、 200 V 程度のバイアス電圧を印加することで、図5に示されるように、空乏層12が半導体基板3の入射面（N⁺拡散層8）全体に広がることになり、半導体基板3が完全空乏化された状態となる。半導体基板3が完全空乏化された状態においても、図5に示されるように、N⁺チャンネルストップ層7の下方には、半導体基板3の入射面側までの間において空乏層12が形成されない領域13が設けられることになる。

【0025】空乏層12が半導体基板3のN⁺拡散層8に到達した状態で、シンチレータ2からシンチレーション光が半導体基板3の入射面に入射すると、フォトダイオードアレイ1において空乏層12内で発生した光電流が高速で検出されることになる。また、P⁺拡散層4、5を含むフォトダイオード単位セルがマトリックス状に配設（マルチチャンネル化）されているので、フォトダイオードアレイ1においてシンチレーション光の入射位置も検出されることになる。

【0026】なお、半導体基板3の端部に空乏層12が繋がるとリーク電流が増大することになるが、N⁺チャンネルストップ層7はN⁺チャンネルストップ層6よりも幅広とされているので、N⁺チャンネルストップ層7の下方には、空乏層12が形成されない領域13が存在することになり、半導体基板3の端部においてリーク電流が増大するのを抑制することができる。

【0027】このように、放射線検出器Rにあつては、フォトダイオードアレイ1とシンチレータ2とを有し、フォトダイオードアレイ1における半導体基板3の入射面（第2の面）に対する裏面（第1の面）側に、P⁺拡

散層4、5と、N⁺チャンネルストップ層6、7とが設けられ、シンチレータ2が半導体基板3の入射面側に光学的に接続されているので、半導体基板3の入射面側には電極が設けられることはなく、フォトダイオードアレイ1における放射線が検出可能となる部分の面積を拡大することができる。なお、上述したように、半導体基板3の入射面側には電極が設けられることはないで、半導体基板3の入射面側を平坦化することができ、シンチレータ2を容易に光学的に接続することができる。

【0028】N⁺チャンネルストップ層6を介してバイアス電圧を印加していくとN⁺チャンネルストップ層6の下方で隣り合う空乏層12が繋がってしまい、N⁺チャンネルストップ層6にはバイアス電圧がそれ以上印加できなくなる。しかしながら、フォトダイオードアレイ1の半導体基板3にはN⁺チャンネルストップ層7が設けられているので、N⁺チャンネルストップ層7の下方には半導体基板3の入射面側までの間において空乏層12が形成されない領域13が設けられることになり、N⁺チャンネルストップ層6の下方で隣り合う空乏層12が繋がった後も、N⁺チャンネルストップ層7を介してバイアス電圧を印加し続けることができ、半導体基板3の空乏化を更に進めることができ、半導体基板3の完全空乏化が可能となる。この結果、フォトダイオードアレイ1において、エネルギー線の検出感度及び応答速度が低下するのを抑制することが可能となる。

【0029】また、P⁺拡散層4、5の配列の外側にN⁺チャンネルストップ層6よりも幅広とされたN⁺チャンネルストップ層7を設けることにより、N⁺チャンネルストップ層6、7が設けられた面から入射面まで間の半導体基板3の部分において空乏層12が形成されない領域13を設けることが可能となるので、空乏層12が形成されない領域13が設けられ得る構成を簡易且つ低コストで実現することができる。

【0030】なお、フォトダイオードアレイ1は、基本的に空乏層12が半導体基板3の入射面（N⁺拡散層8）全体に広がった完全空乏化された状態で使用される。この完全空乏化された状態において空乏層12は、N⁺チャンネルストップ層6の下方において全て繋がっており、空乏層12の端は半導体基板3の端部近傍まで達している。この半導体基板3の端部近傍までの空乏層12の広がり、印加するバイアス電圧によって調節することができるため、P⁺拡散層5を小さくしても空乏層12を半導体基板3の端部近傍まで広げることが可能である。これにより、P⁺拡散層5の幅（面積）をP⁺拡散層4の幅（面積）よりも小さく設定した場合においても、空乏層12に発生したキャリアはP⁺拡散層5に集められることになり、フォトダイオードアレイ1の有感領域の減少が抑えられて、フォトダイオードアレイ1のシンチレータ光の受光感度に影響を及ぼすことが抑制される。

【0031】また、フォトダイオードアレイ1は、図6に示されるように、複数のフォトダイオードアレイ1をマトリックス状に並設して使用することもできる。

【0032】N⁺チャンネルストップ層7に隣接するP⁺拡散層5の幅とN⁺チャンネルストップ層7の幅との和は、N⁺チャンネルストップ層7に隣接しないP⁺拡散層4の幅とN⁺チャンネルストップ層6の幅との和と等しくなるように設定されることにより、図6に示されるように、P⁺拡散層5を含むフォトダイオード単位セル

10（単位領域）の幅aはP⁺拡散層4を含むフォトダイオード単位セル（単位領域）の幅aと等しくなり、フォトダイオードアレイ1におけるフォトダイオード単位セル（単位領域）の面積は全て等しくされているので、特に、複数のフォトダイオードアレイ1をマトリックス状に配設した場合において、エネルギー線を大面積で容易に検出することができると共に、エネルギー線の入射位置を適切に検出することができる。

【0033】なお、N⁺チャンネルストップ層7は、半導体基板3の端部に設ける必要はなく、いずれかのN⁺チャンネルストップ層6の位置（フォトダイオード単位セル間の位置）に設けるようにしてもよい。しかしながら、N⁺チャンネルストップ層7の下方の領域13は空乏化されないために、フォトダイオードアレイ1のフォトダイオード単位セルの間に不感領域が存在することになる。したがって、フォトダイオードアレイ1のフォトダイオード単位セルの間に不感領域が存在する、及び、半導体基板3の端部においてリーク電流が発生するという二つの現象の発生を回避するためには、N⁺チャンネルストップ層7は、半導体基板3の端部に設けたほうが好ましい。

【0034】本発明は、前述した実施形態に限定されるものではなく、上述した数値等も適宜変更して設定することができる。

【0035】

【発明の効果】以上、詳細に説明したように、本発明によれば、放射線が検出可能となる部分の面積を拡大することが可能な放射線検出器を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施形態に係る放射線検出器を示す斜視図である。

【図2】本発明の実施形態に係る放射線検出器に含まれる、裏面入射型のフォトダイオードアレイを示す平面図である。

【図3】本発明の実施形態に係る放射線検出器に含まれる、裏面入射型のフォトダイオードアレイの断面構造を示す概略図である。

【図4】本発明の実施形態に係る放射線検出器に含まれる、裏面入射型のフォトダイオードアレイの断面構造を示す概略図である。

50 【図5】本発明の実施形態に係る放射線検出器に含まれ

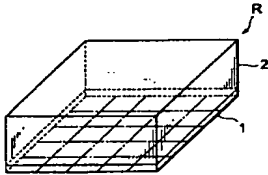
る、裏面入射型のフォトダイオードアレイの断面構造を示す概略図である。

【図6】本発明の実施形態に係る放射線検出器に含まれる、裏面入射型のフォトダイオードアレイをマトリックス状に並設した状態を示した平面図である。

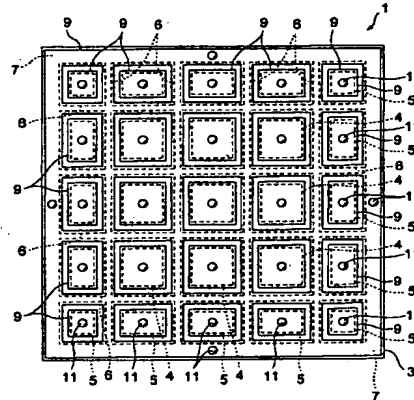
【符号の説明】

1…フォトダイオードアレイ、2…シンチレータ、3…半導体基板、4…P⁺拡散層、5…P⁺拡散層、6…N⁺チャンネルストップ層、7…N⁺チャンネルストップ層、8…N⁺拡散層、9…配線、10…ARコート層、11…バンプ、12…空乏層、13…空乏層が形成されない領域、R…放射線検出器。

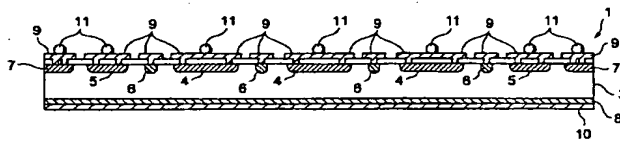
【図1】



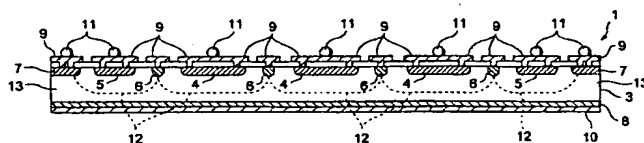
【図2】



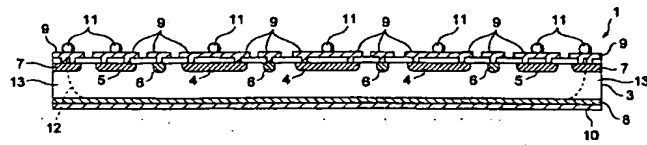
【図3】



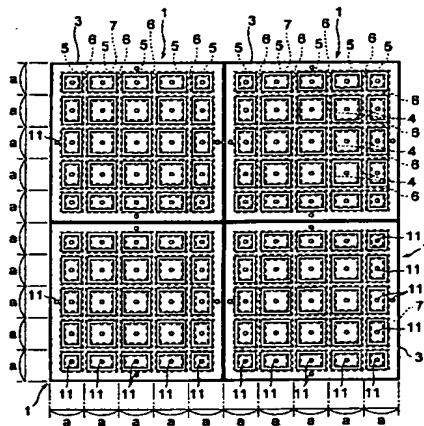
【図4】



【図5】



【図6】



フロントページの続き

(51) Int. Cl.⁷
H04N 5/32

識別記号

F I
H01L 27/14

テラート* (参考)
K

(72) 発明者 村松 雅治
静岡県浜松市市野町1126番地の1 浜松ホ
トニクス株式会社内

Fターム(参考) 2G088 EE01 EE27 FF02 FF14 GG16
GG19 GG20 JJ05 JJ09 JJ31
JJ37
4M118 AA01 AB01 BA06 CA03 CB11
GA02 GA10 GD15
5C024 AX12 CX41 CY47 GX03
5F088 AA03 AB03 BA20 BB03 BB07
DA01 EA04 EA13 FA09 HA15
LA08